

SSCW 702 SSB/CW 2m & 70cm DUOBAND TransceiverTeil 3 (MCU/, ZF-NF Module)  
von DL 7 QYMCU (Micro Computer Unit) SSCW702 MCU V1.0

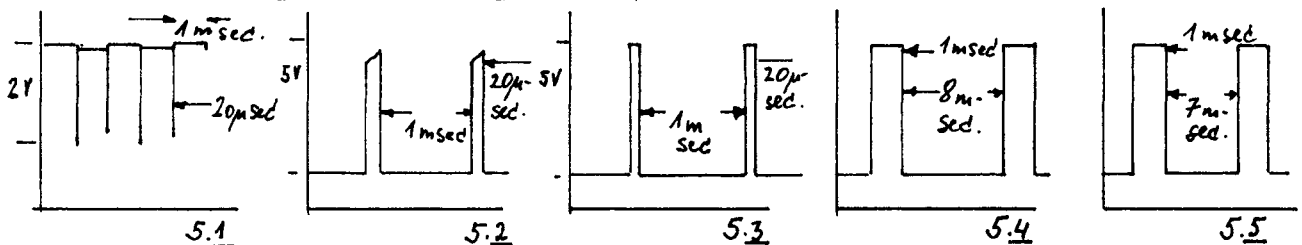
Obwohl das Microcomputer-Modul MCU den wohl komplexesten Teil des Transceivers darstellt, ist dessen Abgleich und Inbetriebnahme wohl der einfachste. Nur ganze vier Einstellmöglichkeiten sind vorhanden. Wie im Schaltbild schon getrennt (Fig. 2a und 2b), unterscheiden wir zwischen der Recheneinheit selber und deren Peripherie.

Die Recheneinheit:

Im Herz der Recheneinheit schlägt die C-MOS CPU 65C02P2, getaktet von dem Quarzoszillator Clock, integriert im Zählerbaustein IC15. Der Takt wird von 10MHz in den IC18/IC24 auf 2.5 oder 1.25 MHz wahlweise heruntergeteilt. Die vorläufige Version läuft mit 1.25MHz Takt. Gesteuert wird die CPU durch zwei C-MOS 8k PROMS 27C64/15, IC6+7, und die veränderbaren Parameter sind in dem gepuffertem C-MOS 8k RAM 6264LP15, IC5, untergebracht. Die Verbindung zur Außenwelt wird über 5 RIOT (Ram, In-/Output, Timer) Interfacebausteine G65SC32P2 (GTE) hergestellt. Jedes dieser RIOT's hat 16 Steuerports (In- oder Output-programmierbar) und einen Timer, welcher Unterbrechungen im Programm auslösen kann. Der Adressbereich ist im Schaltbild gekennzeichnet. Ohne auf große Software Einzelheiten einzugehen, folgt eine prinzipielle kurze Programmbeschreibung. Der Kaltstart geschieht nicht wie üblich über den Resetvektor, sondern über den NMI-Vektor (Master Resets, von der Frontplatte aus einstellbar). Der Reset-Vektor hingegen wird zum Warmstart benutzt; alle Einstellungen bleiben erhalten (Gerät Aus- und Einschalten). Das Hauptprogramm besteht nur aus der Tastaturabfrage. Alle anderen Programnteile werden als Interrupt-Service, bedient wie Anzeigeeinheit, Funktion, CW Generator usw. Der zyklische Interrupt wird vom Zählerbaustein IC15 ausgelöst, weil hier die Daten der anzuzeigenden Frequenz als 4bit BCD Daten seriell für jede Stelle synchron ausgelesen werden. Der Interrupt Pulse wird über die Dioden D7-D14 ausgesiebt, in IC25 invertiert, in IC22 regeneriert und in IC20 /9 geteilt. Dieser Impuls wird über IC22 gepuffert und steuert dann den Interrupt Eingang vom RIOT IC9 (PC7). Das C-MOS RAM ist mit einer 3.4V Lithium Batterie gepuffert, welche die Daten 10 Jahre ohne Netzanschluß speichert. Software-Einstellungen werden in der Schlußbeschreibung illustriert.

Der Frequenzzähler.

Es handelt sich hierbei um den bekannten IS ICM7226A von Intersil. Ein 7-stelliger C-MOS Zählerbaustein mit BCD Datenausgang für eine maximale Zählfrequenz von ca. 11 MHz. Das VFO-Signal (33-36MHz) wird über T4 auf etwa 2V<sub>ss</sub> verstärkt, gelangt über den ST IC23 auf den /4 Teiler IC23. Die Zeitbasis wird auch durch 4 geteilt (IC29). Die Zeitabläufe betr. der Interfaceschaltung zur CPU sind in Fig.1 - 1.5 dargestellt.

Der D/A Wandler.

Der Digital-Analog Wandler IC29 (8bit), von der CPU gesteuert, erzeugt die erforderliche Gleichspannung für das programmierbare Dämpfungsglied im HF-Teil. Mit RE1 werden 2.38V an M1 bei 30dB Dämpfung eingestellt. Der D/A Wandler wird von RIOT IC11 (PH0-PH7) gesteuert.

Der A/D Wandler.

Als 8bit A/D Wandler arbeitet IC28. Im Normalbetrieb wandelt er ständig die

S-Meterspannung in einen digitalen Wert um, von welchem in einer Korrekturtabelle im ROM, IC7, der anzuzeigende Wert geholt wird. Die obere und untere Anzeigebegrenzung wird mit RE2 und RE3 eingestellt. Im "Check Mode" werden die Eingänge des A/D Wandler auf die zu messenden Spannungen im Gerät umgeschaltet.

Die Stromversorgung.

Das MCU-Modul braucht zwei Betriebsspannungen. 5V (90mA) und 12V (40mA). Für die D/A bzw. A/D Wandler wird eine eigene stabilisierte 5V Versorgung hergestellt (IC42), um diese Bausteine von eventuellen Schwankungen auf der generellen 5V Spannung fernzuhalten. Alle Anschlüsse der MCU werden über Durchführungsfilter, mit einer  $f_g=300$  kHz, angeschlossen. Die Anzeige- und Tastatureinheit mit Frontplatte wird im nächsten DUBUS-Heft beschrieben.

#### ZF-Verstärker, Exciter, Produktdetektor, AGC und NF-Verstärker Modul SSCW 702 IL1 V1.1.

In dem IL Modul sind außer den o.g. Stufen auch die Steuerrelais für die Versorgung aller Module im Transceiver untergebracht; mit Ausnahme der Endstufenstromversorgung, die wegen der großen Ströme sich in Nähe der PA Module befinden.

Empfänger ZF.

Das ZF Signal (21.4MHz) gelangt über die Koaxbuchse ILC1 in die beiden ersten ZF-Verstärker IC1+2. Danach wird das Signal wahlweise über ein 500Hz/2.5kHz 8 poliges Quarzfilter geleitet und nochmals in IC6 verstärkt. In IC7 wird das Signal unter Zuhilfenahme des BFO demoduliert und zusammen mit IC8 wird die Regelspannung erzeugt, welche den entsprechenden Stufen zugefügt wird (S-Meter Anzeige, ZF-IC's). C56 bestimmt dabei grundlegend die kürzeste Regelzeitkonstante. Durch Zuschalten der Kondensatoren C57 bis C60 kann die Regelzeit in 4 Stufen verlängert werden. Welche Einstellung zum Einsatz kommt, bestimmt der Anwender später per Programmierung. IC 9 verstärkt das NF Signal auf max. 1W.

Sender ZF.

IC11 ist ein in sich AGC-gesteuerter Mikrofonverstärker, welcher den Balance-Modulator IC10 steuert. Mit RE3 wird die Trägerunterdrückung optimiert. Das so entstandene Doppelseitenband Signal gelangt rückwärts wahlweise über das Quarzfilter XF1 oder 2 (CW/SSB). Das dadurch erzeugte Einseitenband Signal (bei SSB) wird in IC4 verstärkt, in IC3 geklippt und über die Koaxbuchse ILC2 aus dem Modul ausgekoppelt.

Der BFO.

Der BFO wird je nach Betriebsart von der MCU über T1-T6 gesteuert. IC5 arbeitet als Mithörtongenerator für CW und tastet auch den Träger bei CW über T7 und T8 in A1.

Im kommenden DUBUS Heft 1/86 werden Netzteil, Gehäuse und die Endstufen beschrieben. Im Heft 2/86 erfolgt ein Gesamtverdrahtungsplan, eine Schlußbeschreibung und eine ausführliche Illustration der Programmiermöglichkeiten. Der Stand der Dinge betreffend Liefermöglichkeiten: Zur Zeit sind etwa 100 Geräte bestellt. Um eine Serie auflegen zu können werden min. 250 Bestellungen benötigt. Bei Interesse: Fordern Sie beim Verfasser Preisinformationen und Vornotierungsformulare an.

#### SSCW 702 SSB/CW 2m & 70cm DUOBAND Transceiver

Part 3 (MCU, IF-AGC-AF Modules)  
by DL 7 QY

#### Micro Computer Unit Module SSCW702 MCU V1.0

The MCU is the most complex unit of the transceiver but its alignment is very easy because four variations are necessary only. As in the circuit diagram

already separated (Fig.2a-2b) two certain units are inclosed on this board. First, the MCU circuitry, itself and then its periphics to the outer world. As CPU, the 65C02P2 from Rockwell is used. The clock is generated by the frequencycounter IC15. The clockfrequency is divided down to 2.5 or 1.25MHz. At this preliminary version, the 1.25MHz clock frequency is used. The CPU exicutes the program contained in two C-MOS 8k 27C64/15 PROM's IC6+7 and the programmed RAM datas in IC5 which is buffered by a Lithiumbattery for memmoring the certain adjustments by the Operator for at least 10 years duration without connection to the mains of the transceiver. This all drives the periphere 5 RIOT (Ram/Input-Output/Timer) IC's typed 658C32P2 (GTE). The address ranges are marked in the circuit diagram. Some words about the principle of running structures: The "cold start" (Master Reset loading the basic datas from front panel key for first time operation) is made by the NMI vector and the "warm start" (switching the transceiver ON/OFF power all individual memory is still stored) is made by the reset vector of the CPU. The main program requires the key panel only whilst all other exicutions are made with an interrupt service cycle generated by the counter IC15 controlled via RIOT IC9 (terminal PC7).

#### The Frequency Counter.

As VFO frequency counter IC the well-known ICM7226A from Intersil is used by its 4bit BCD output ports. The IC itself provides an operation capability up to 11MHz. The VFO signal (33-36MHz) is divided by four (IC29) as well as the clock generator 10MHz (IC18) down to 2.5 MHz. The timing diagram of the interrupt controll of the CPU is shown in Fig. 1-1.5.

#### The D/A Converter.

The 8 bit D/A C ZN428E, IC29 generates the DC voltage supplying the programmable attenuator within the RF module. The Pot RE1 is adjusted to 2.38V DC output for 30dB attenuation. The digital input ports are MCU controlled via RIOT IC11 (PH0-PH7).

#### The A/D Converter.

As A/D C, the 8 bit ADC0804 type is used (IC28). Under normal operation this IC converts during the interrupt cycles the S-Meter DC voltage to a digital value which comes software corrected (correction table in ROM) to the display. In "Check Mode", the ADC is switched to certain voltages which are testable inside the transceiver, MCU controlled.

#### The MCU Power Supply.

The MCU requires two voltages. One 5V (90mA) and another 12V (40mA). The ADC and DAC stages are supplied separately by IC42 on the board (5V extra stable). All connections to interface the CPU, filters with fg=300kHz are inserted for keeping the harmonics low produced by all digital operating IC's inside the CPU. Display, keyboard and panel description follows in DUBUS 1/86.

#### If, Demodulation, Exciter, AGC and AF-amplifier Module SSCW 702 IL1 V1.1.

The IL module also contains the DC-voltage configuration for supplying the certain modules within the transceiver by its needed operation voltages, except the PA voltages because its high current, those relais are placed near by the PA, itself.

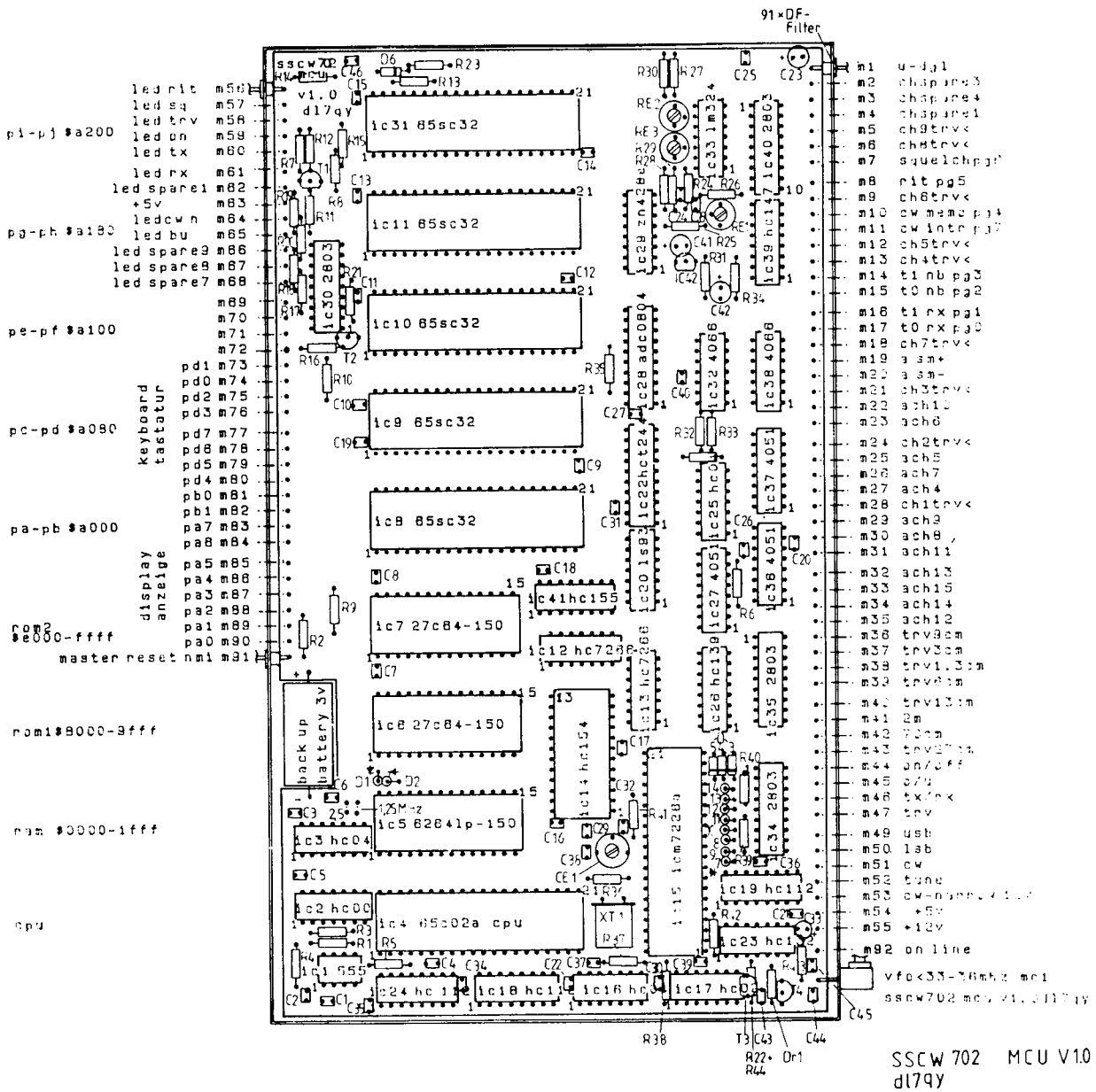
#### Receiver IF 21.4 MHz.

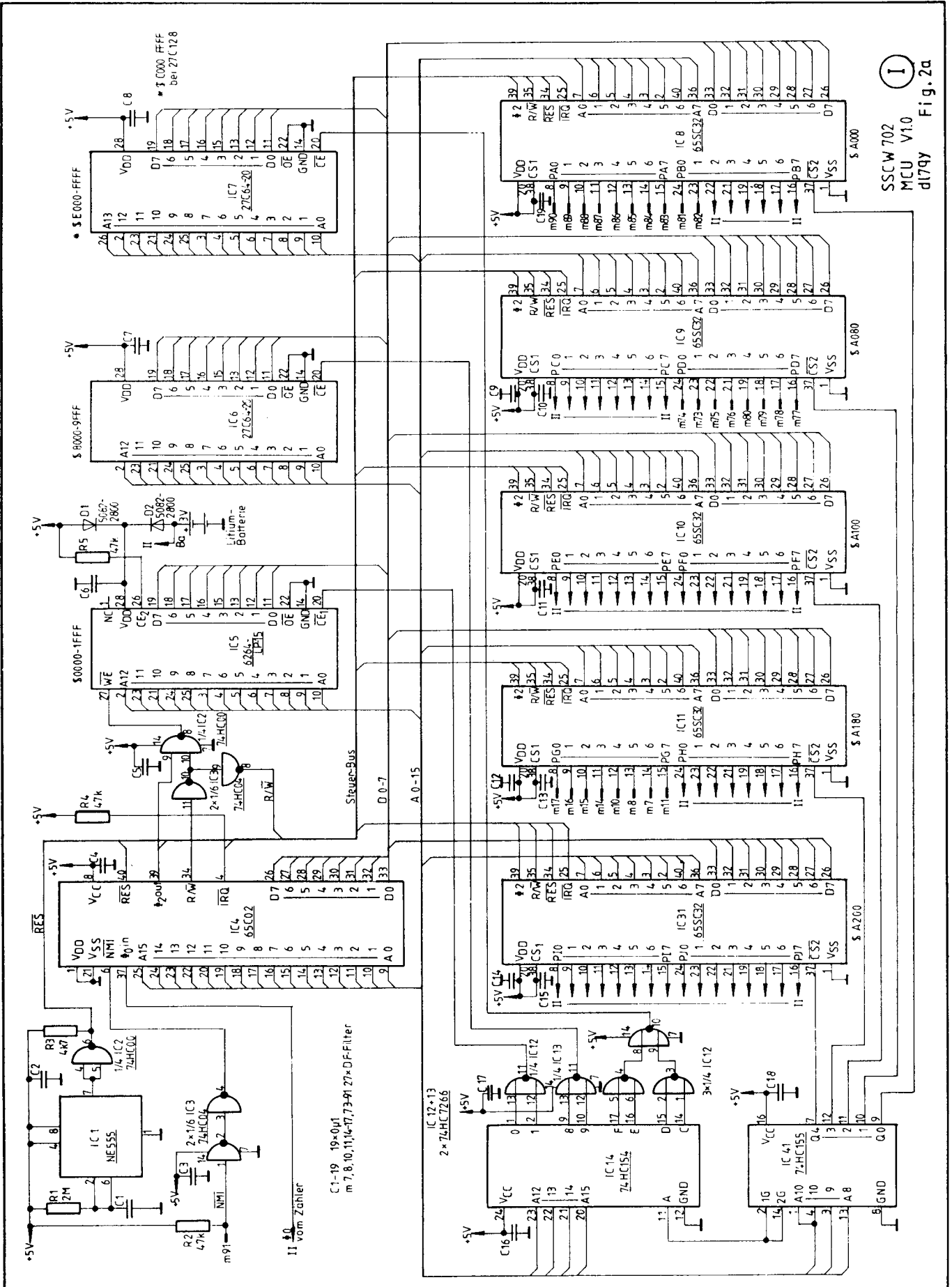
The IF signal, 21.4MHz, passes the coaxsocket ILC1 and is amplified by IC1+2. Followed by an optional 500Hz or 2.5kHz wide 8 pol crystalfilter. IC6 amplifies the signal again and IC7 demodulates the IF signal with help of the BFO to AF. IC7 and 8 together generating the AGC controlling the S-meter amplifier as well as certain IF amplifier stages. The time constant of the AGC depends basicly on the capacitive value of C56. Four additional capacitors (C57-60), MCU switched making the AGC delay variable. The AF signal is amplified by IC9 up to 1W max.

Transmitter Exciter and IF.

IC11 is an "itself AGC controlled" microphone amplifier and feeds the balancemodulator together with the BFO signal, IC10. RE3 is adjusted to best carrier suppression. The here generated double side band signal passes now the crystalfilter and then the SSB signal is amplified in IC4 and RF clipped in IC3. Now the signal leaves the module via the coax socket ILC2. The state of BFO is MCU controlled via T1 to T6. IC5 generates the monitoring CW tone.

The main power supply, cabinet and PA stages will be published in the next issue of DUBUS. In 2/86 the interfacing of all modules, a final report and a illustration of the programming capability will follow. At present, 100 orders of this transceiver are placed yet. A quantity of min 250 is needed for starting any production. If you are interested, write to the author about prices and orderforms.





SSCW 702  
MCU V1.0  
d179y Fig.2a

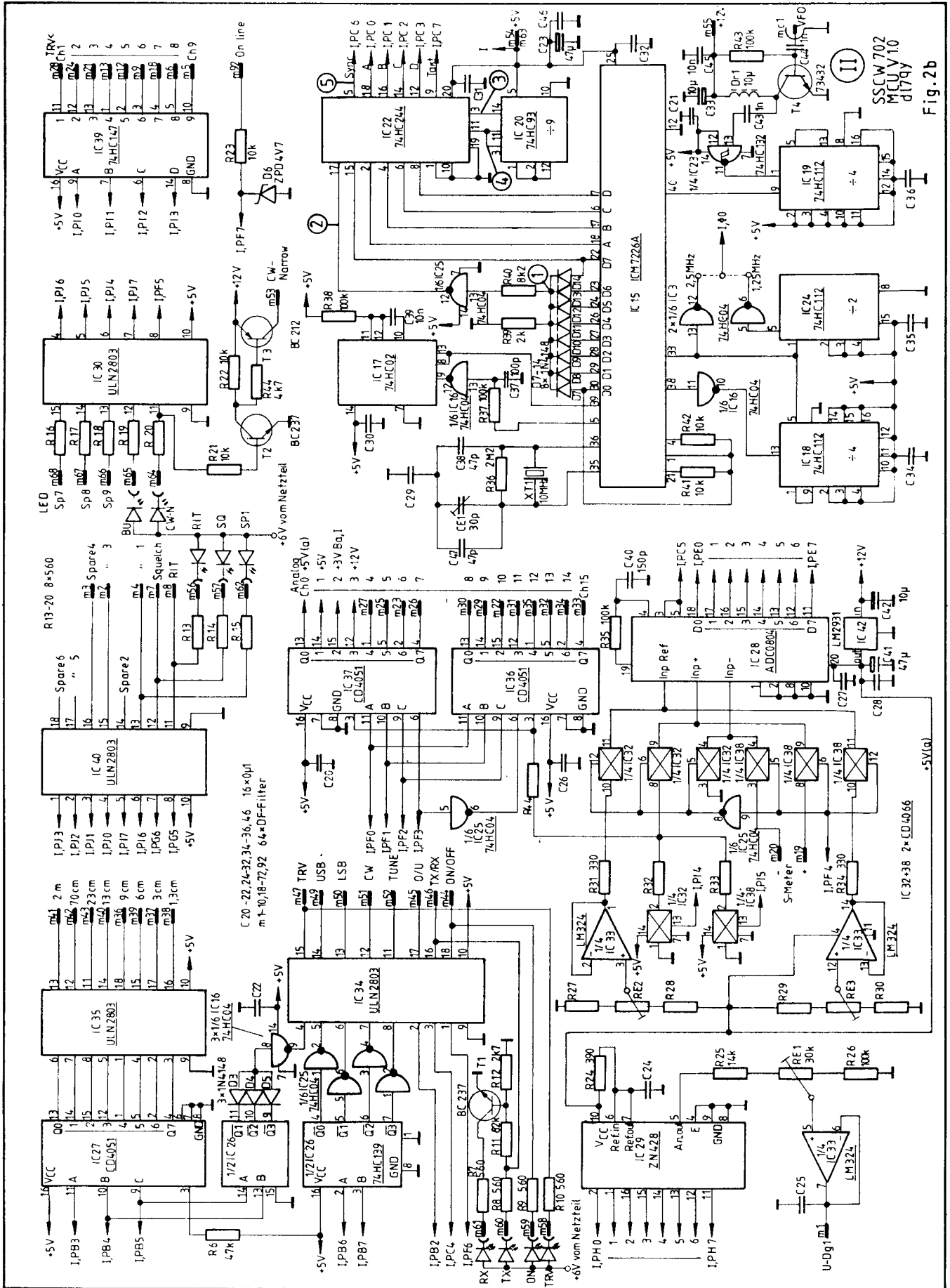
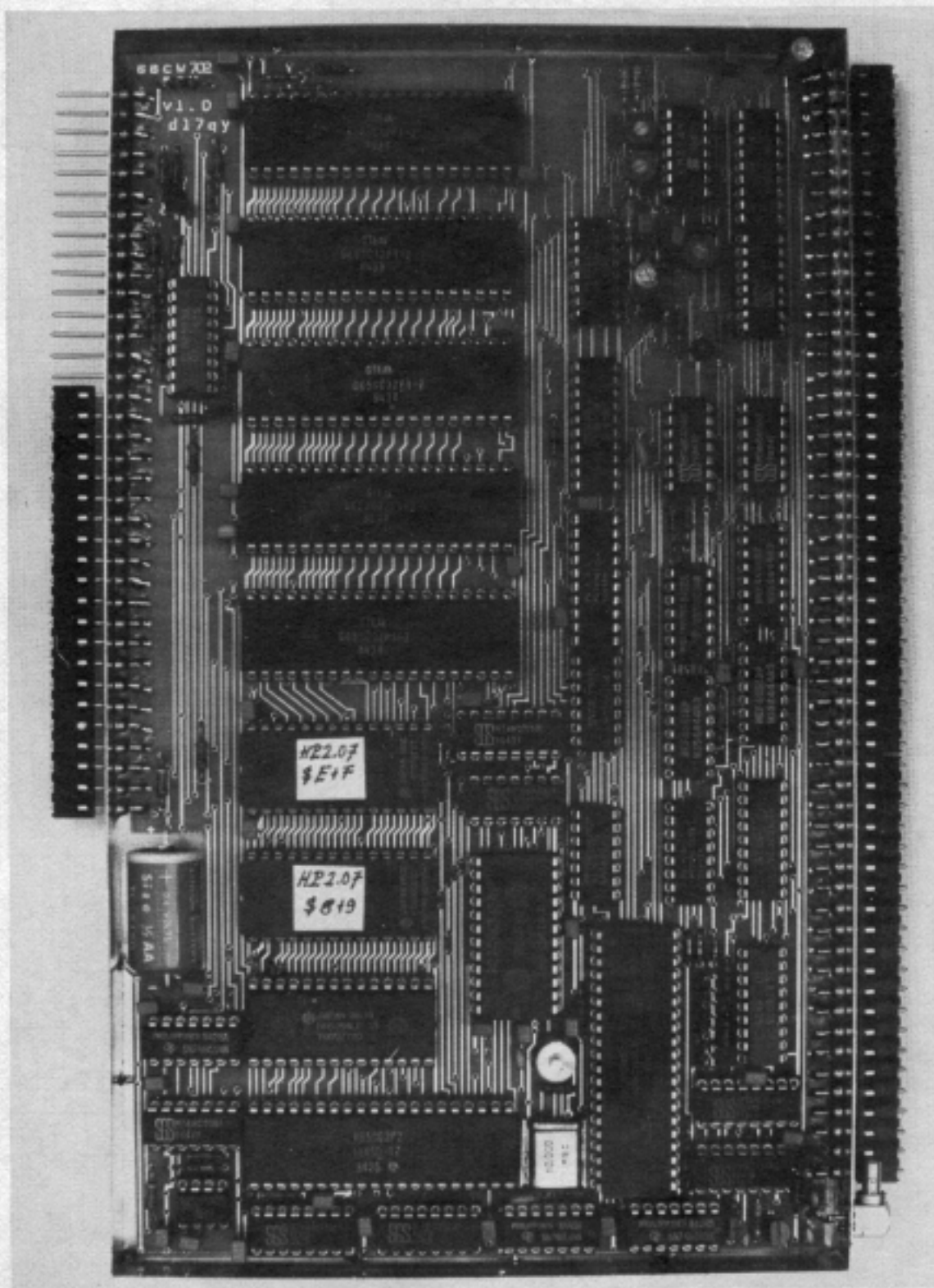
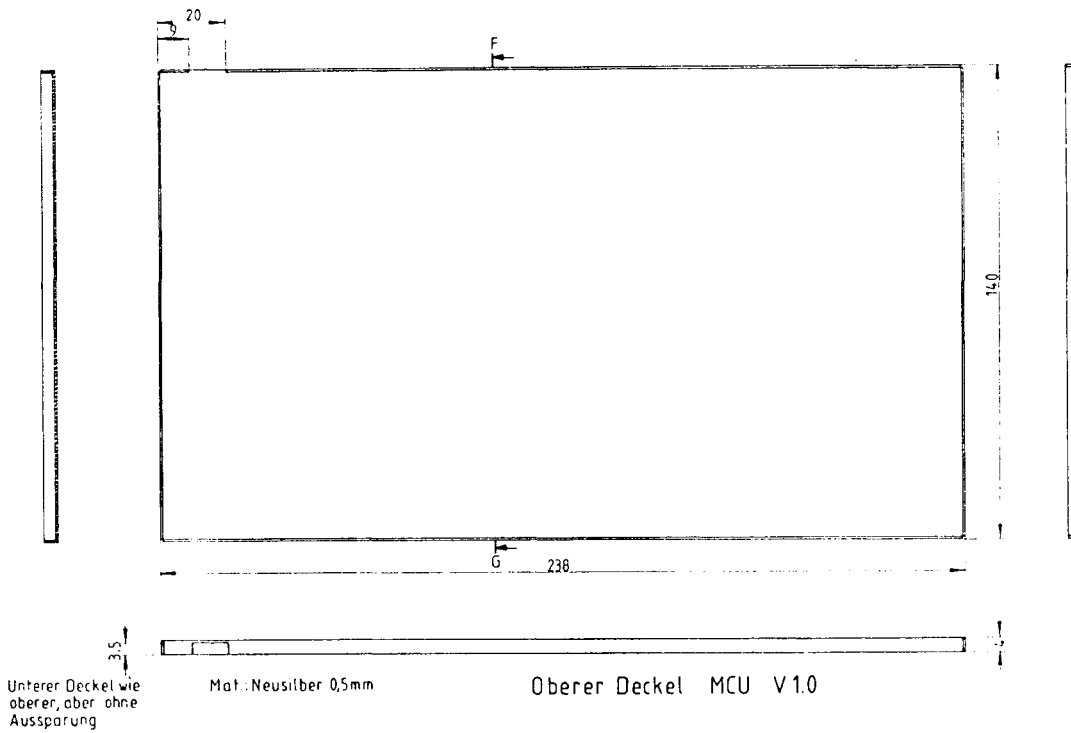
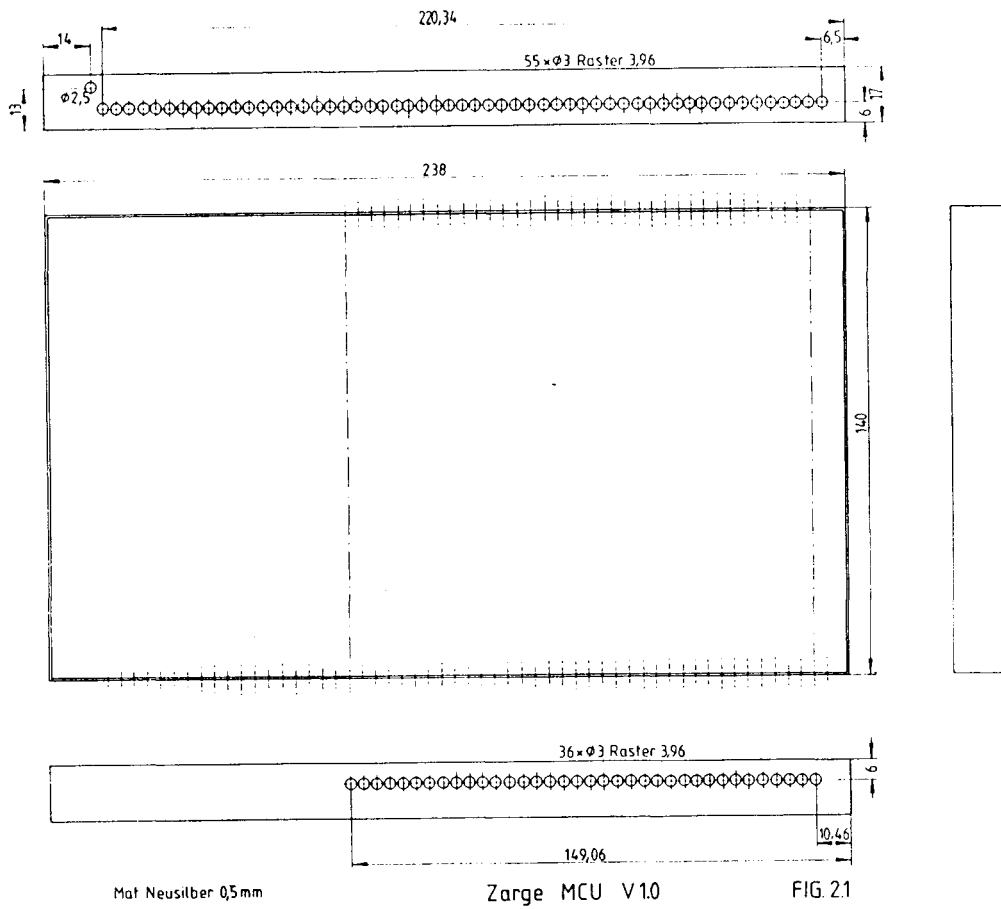


Fig. 2b







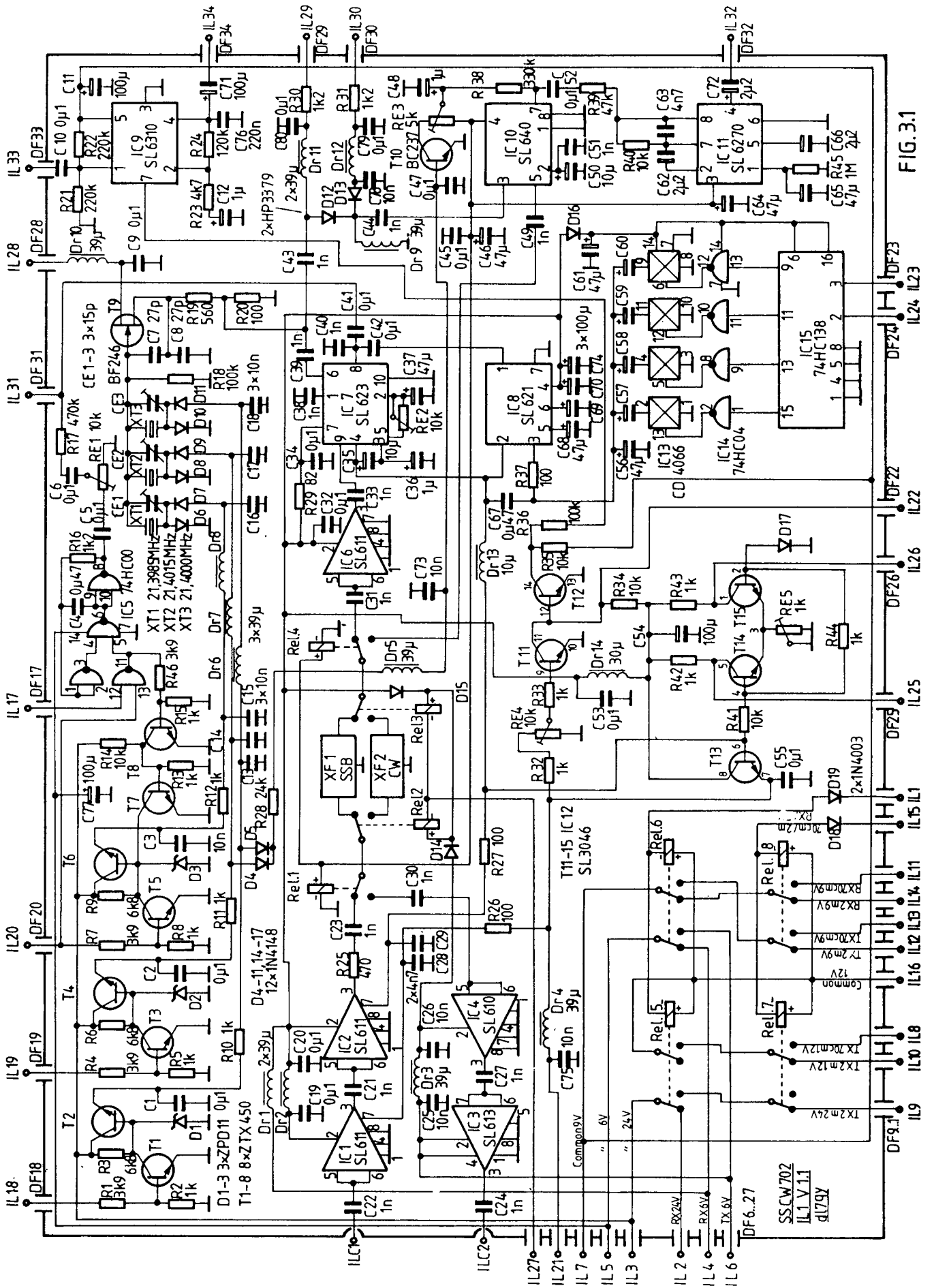
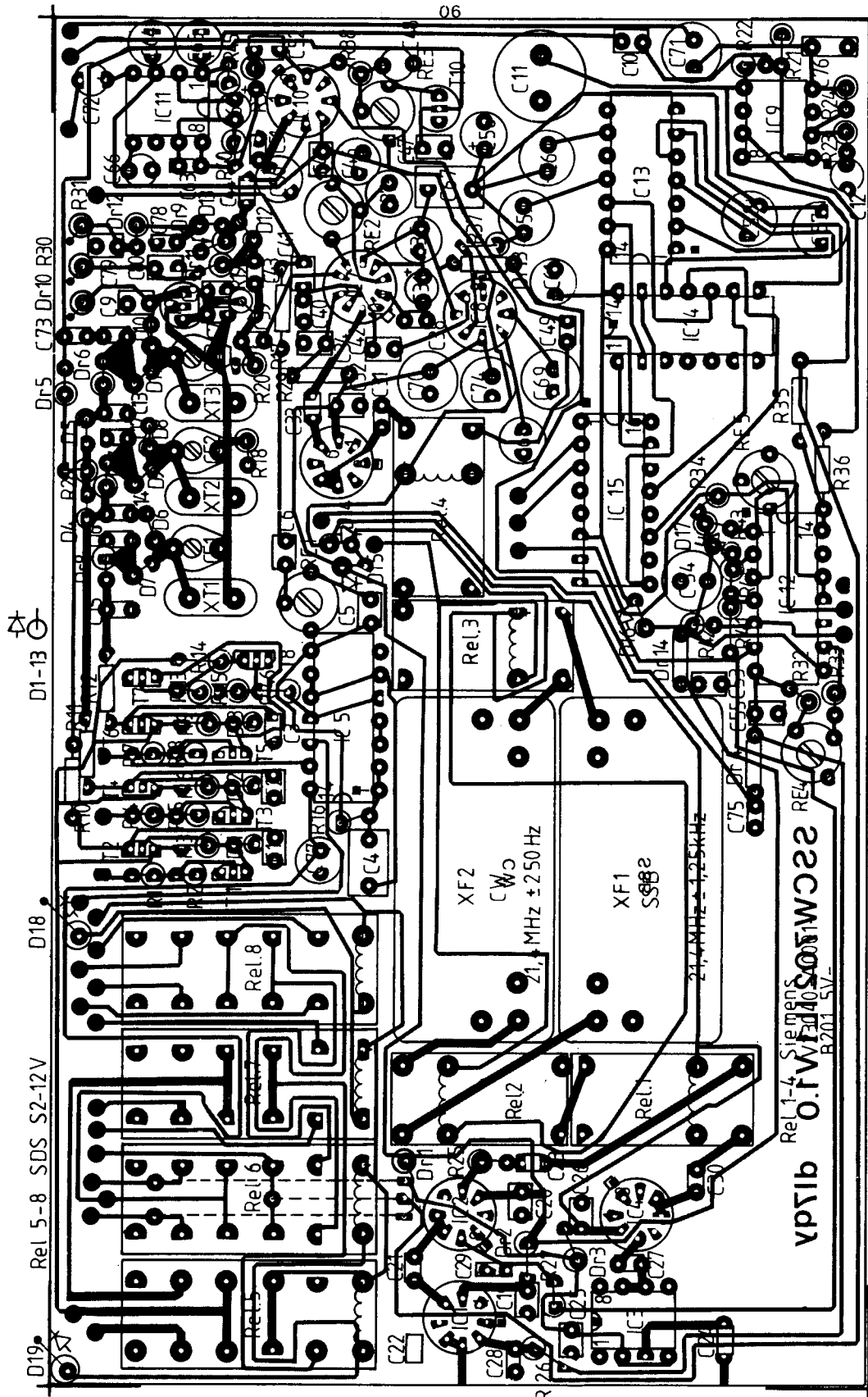
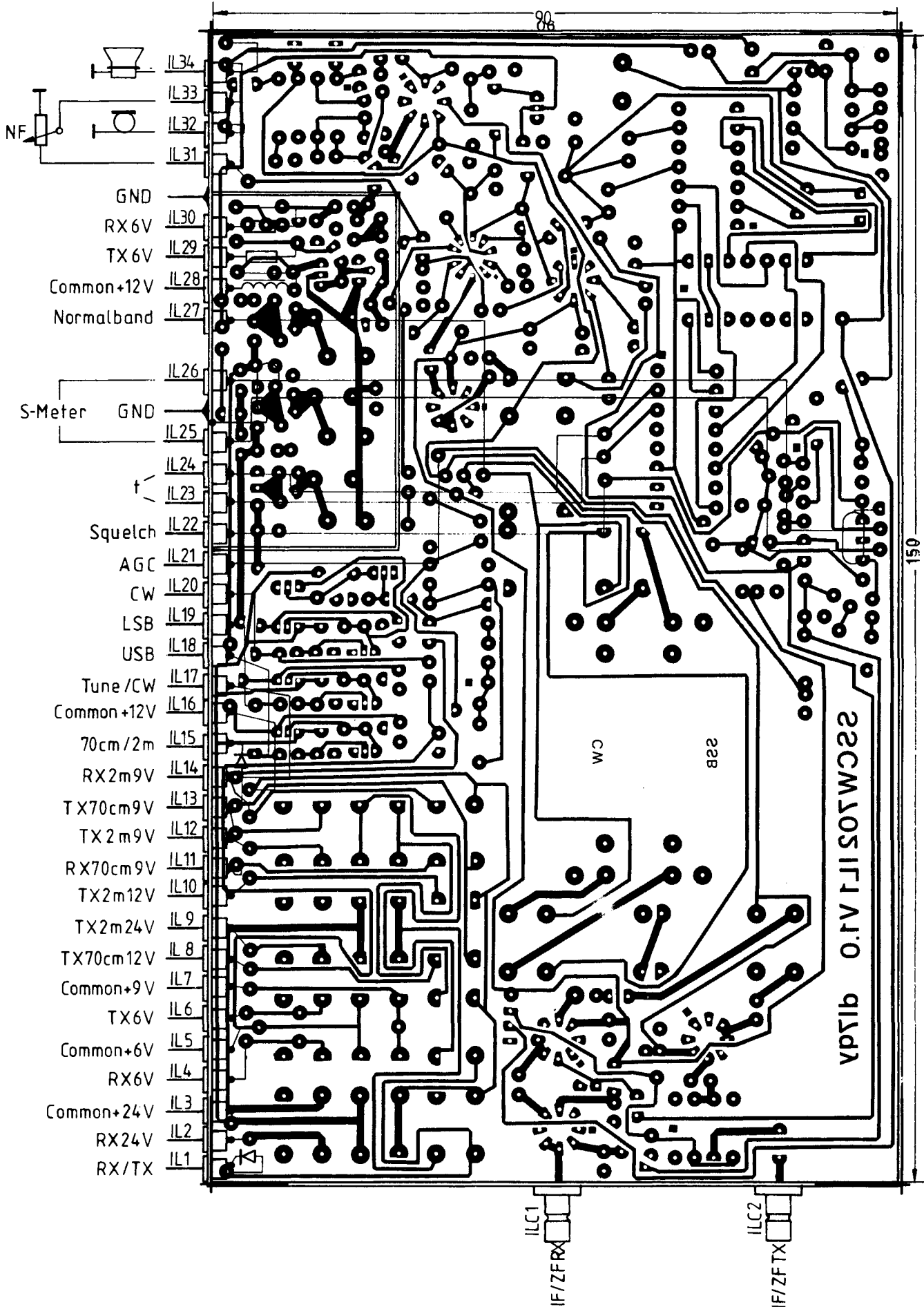


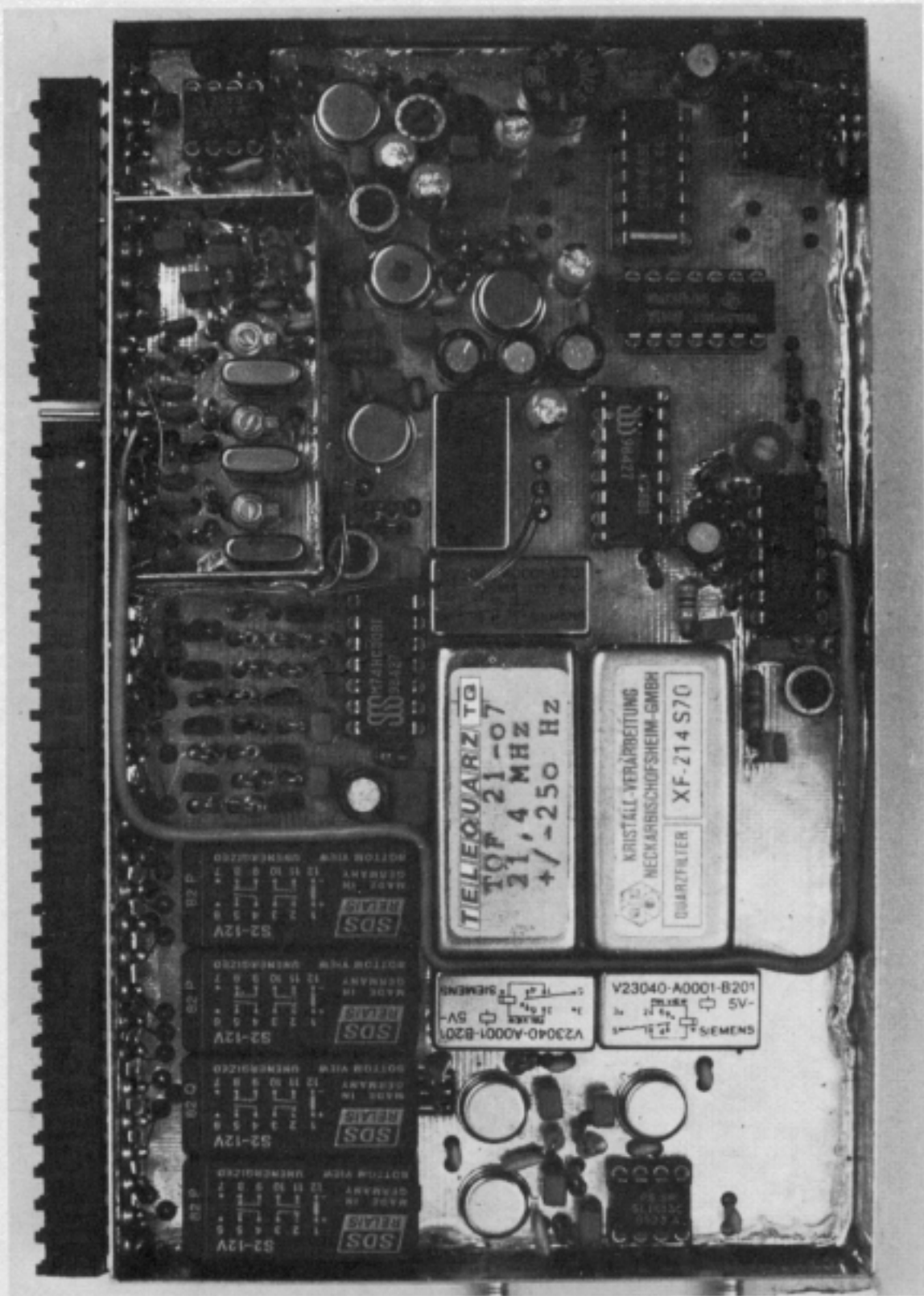
FIG. 3.1

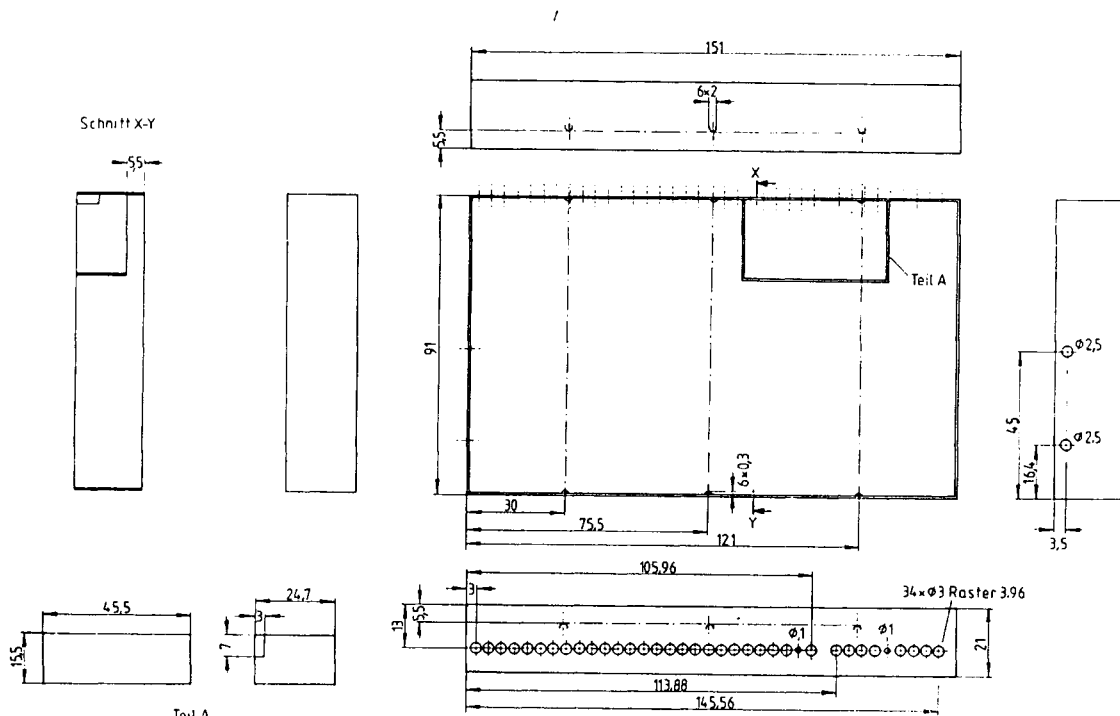


PCB COMPONENT VIEW LEITERPLATTE BESTÜCKUNGSSEITE SSCW 702 IL1V11 FIG.3.2



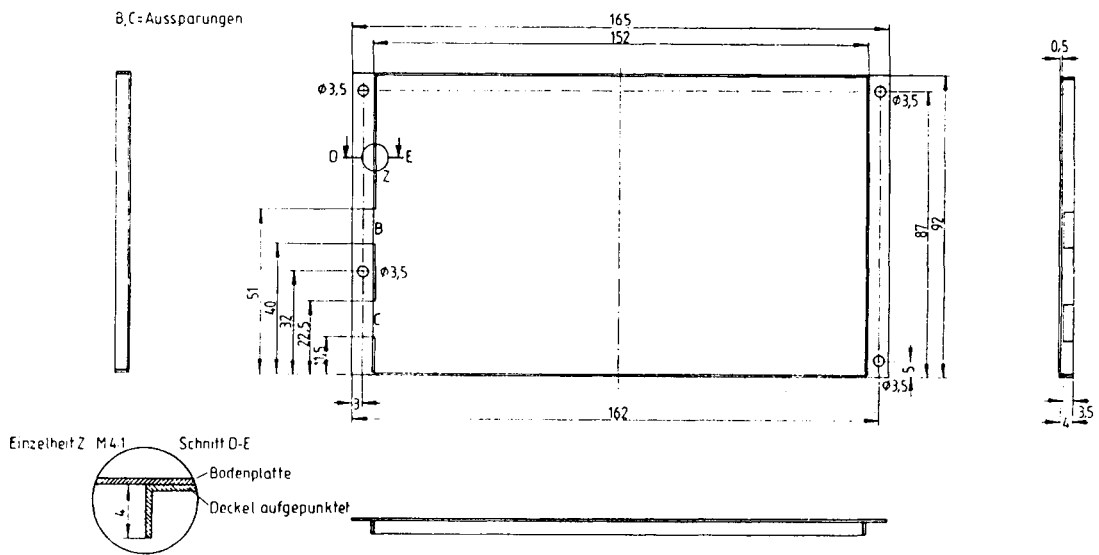
SSCW 702 IL1 V11  
 FIG.33  
 ANSCHLUSSPLAN  
 TERMINATION DIAGRAM





Zarge IL1 V1.1 FIG 4

Mat: Neusilber 0,5mm



Unterer Deckel mit Bodenplatte IL1 V11

Mat Neusilber 0,5mm

Oberer Deckel wie unterer, aber ohne Aussparungen und Bodenplatte