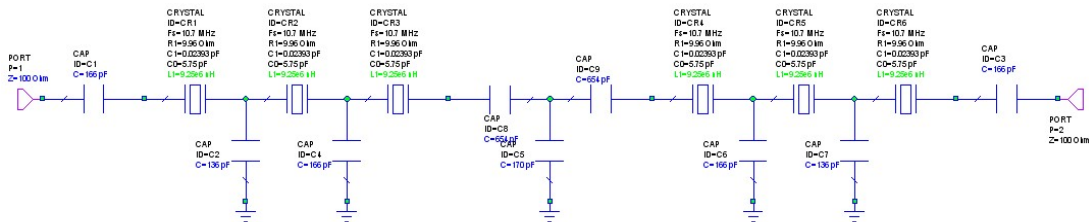


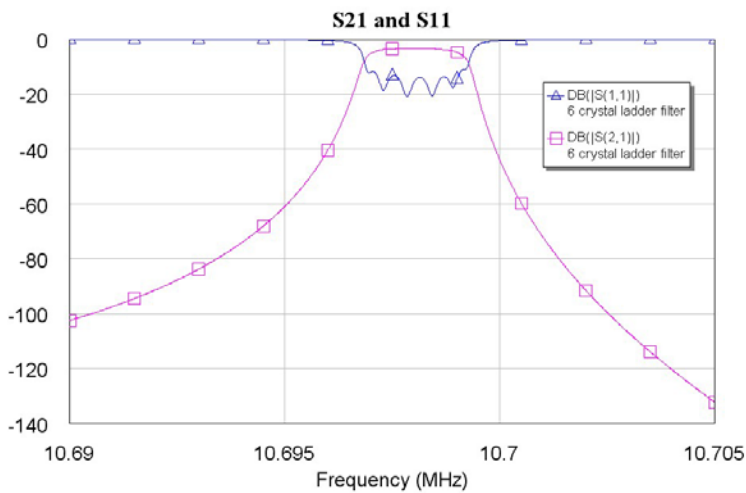
梯形晶体带通滤波器设计

BG6RDF

晶体带通滤波器(crystal band-pass filter)是短波收发机中常见的核心部件，晶体滤波器的优劣直接影响到短波接收机的性能。梯形晶体带通滤波器(crystal ladder band-pass filter，以下简称梯形晶体滤波器)，见图 1，是一种常见的晶体带通滤波器的形式。由于其便于 DIY，因此在 DIY 短波收发机时，梯形晶体滤波器被广泛采用。本文是我学习 DIY 梯形晶体滤波器后一些资料的总结和心得。



A. 电路图



B. 仿真结果

图 1: 6 晶体梯形滤波器

一. 晶体带通滤波器的性能

描述晶体带通滤波器的性能主要指标如下：

中心频率： f_0 ，滤波器通带中心频率

带宽： BW ，通常指-3dB 带宽，用于 SSB 的晶体滤波器的带宽通常在 1.8KHz 到 2.8KHz 之间。

矩形系数：通常用 $(-60\text{dB 带宽}) \div (-6\text{dB 带宽})$ 表示。矩形系数约接近 1 越好，即滤波器的频幅曲线越接近矩形，这样对带外临近频率的衰减越大。

插入损耗：插损，滤波器通带的插入损耗，通常以 dB 表示。插损当然是越小越好，但是插损和制作晶体滤波器的 Q 值、晶体滤波器的中心频率、晶体滤波器的带宽有一定关系。简单地说就是晶体 Q 值越高，制作出的滤波器插损越小；带宽越大，插损越小。

纹波系数：ripple，指通带内频幅曲线的波动幅度，通常以 dB 表示。当然纹波系数越小越好，但有些形式的滤波器具有这样的特性，就是在加大纹波系数后，阻带曲线能变得更为陡峭，最终的设计需要设计者权衡。

阻抗：指滤波器的终端阻抗，在特定的终端阻抗下，滤波器的响应才能够达到特定的性

能。如果终端阻抗不匹配，滤波器的性能将偏离设计值。

滤波器还有一些其他性能指标，如群延迟(group delay)，参考文献 3 中指出，群延迟特性会影响收发信机的听感。

二. 晶体的测量

要设计晶体滤波器，必须了解自己手头晶体的参数，为此，必须对晶体参数进行测量。说到晶体参数，不得不说晶体的等效模型，见图 2。

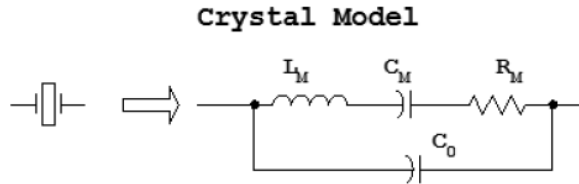


图 2: 晶体等效模型

图 2 中 L_M 称为等效串联电感，也有 C_M 称为等效串联电容，梯形晶体滤波器主要利用晶体的串联谐振，因此这两个参数是晶体测量的重点。 R_M 称为等效串联电阻，这个值实际体现了晶体的 Q 值， Q 值越高， R_M 越小。 C_0 称为等效并联电容，对于梯形晶体滤波器， C_0 是有害的。

在了解了晶体的等效模型后，我们看看晶体的测量方法。晶体的测量方法有很多种，强烈建议阅读参考文献 1 和参考文献 2。这里只详细介绍 G3UUR 的振荡器法，因为这种方法简便易行，不需要使用昂贵的网路分析仪，测量仪器只需要一个频率计。G3UUR 振荡器的电路如图 3 所示，

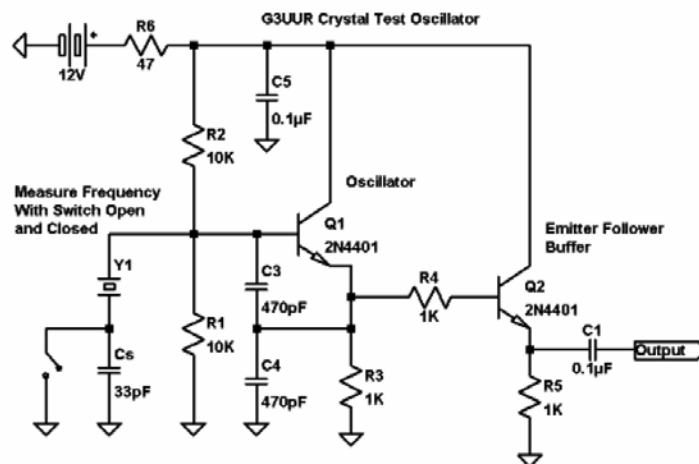


图 3: G3UUR 晶体测量振荡器电路图

该电路中，Q1、Q2 采用常见的 2N4401、2N3904、S9014 等小功率 NPN 型三极管都可以满足 20MHz 以内晶体的测量要求。具体测量方法是：

1. 将频率计接在 Output 输出端。
2. 闭合电路中的开关，旁路 C_s 使晶体 Y_1 的一端直接接地，测量振荡器的输出频率，这时测出的频率记为 f_3 。
3. 断开电路中的开关，是晶体 Y_1 的一端通过 C_s 接地，测量振荡器的输出频率，这时测出的频率记为 f_2 。 $f_2 > f_3$ 。
4. 如果有 LC 表，用 LC 表测量 Y_1 的等效并联电容 C_0 。如果没有也没关系， C_0 通常是 3pF—5pF 之间。 C_0 测量精度对最终测量的结果影响不大。

测量完成后，将测量值带入下面的计算公式：

$$C_M = \frac{2(C_s + C_0)(f_2 - f_3)}{f_3}$$

$$L_M = \frac{1}{(2\pi f_3)^2 C_M}$$

有些滤波器设计软件或仿真软件在设计或仿真前需要输入晶体的其他参数，比如 Q 值，等效串联电阻 R_s ，并联谐振频率 f_p 等。这些参数对业余条件下的滤波器设计没有质的影响，这里给出一些近似的方法。

市售的晶体，通常 Q 值是 6 万到 10 万之间，Q 值主要影响滤波器的插入损耗； R_s 可通过 Q 值计算得到：

$$R_s = \frac{2\pi f_3 L_M}{Q}$$

并联谐振频率可通过计算得到：

$$f_p = f_3 \sqrt{\frac{C_M}{C_0} + 1}$$

上面这些公式看上去可能有些眼晕，实际上可自己设计一个 EXCEL 的表格将公式设置好，让 EXCEL 自动计算就行了，非常方便。

当然，如果手上有矢量网，N2PK VNA 之类的仪器，测量晶体就不用这么麻烦了。

三. 梯形晶体滤波器的类型

不同的梯形晶体滤波器有不同的性能特点，在设计滤波器前必须有一个认识。这里主要介绍巴特沃斯(Butterworth)，切比雪夫(Chebyshev)和 Cohn 滤波器。

巴特沃斯型滤波器的主要特点是通带平坦，矩形系数较差。

切比雪夫型滤波器的主要特点是通带有纹波，而且纹波越大，矩形系数越好。

Cohn 滤波器也称作 minimum loss 滤波器，结构简单(所有电容的电容量相同)，所有晶体的串联谐振频率必须尽量相同，插损低，通带可做的比较平坦。

四. 滤波器设计方法

晶体参数测量完了，就可以开始设计滤波器了。这里主要介绍三种方法，我把这三种方法分别称为 G3JIR、W7ZOI 和 AADE 方法。

1. 用 G3JIR 法进行滤波器设计

G3JIR 的方法参见参考文献 6，另外参考文献 7 还提供了一个网页风格的设计器，使用起来非常方便。设计步骤：

A. 采用 G3UUR 的方法，或参考文献 7 中提供的方法测量晶体参数，设计器需要提供的晶体参数包括 f_3 ， f_p ， C_m (设计器中名为 C_s)。

B. 输入晶体滤波器的节数，纹波，带宽等指标后，设计器可自动计算出滤波器有关参数，如中心频率、阻抗，电路中电容容量的和电路形式。输入纹波为 0，则生成巴特沃斯型滤波器，输入其它值则生成切比雪夫型滤波器。

实际上，图 1 就是用 G3JIR 法设计的。

2. W7ZOI 法

G3JIR 法非常方便，但也有一些问题，比如滤波器中各晶体要求串联谐振频率一致，现

有的设计器最高只支持 8 节滤波器，滤波器终端阻抗无法调整等问题。而 W7ZOI 提供的设计方法就较好地解决了上述问题。同时 W7ZOI 还为这种方法设计了若干程序用以进行自动化的设计和仿真，这些程序随参考文献 3 和参考文献 4 这两本书配套发行。这里主要介绍的是参考文件 3 中配套的 XLAD 和 GPLA。设计步骤：

A.运行 XLAD,输入晶体参数,包括:晶体串联谐振频率, L_m (Motional L), Q 值(Q-u), C_0 。

B.输入滤波器带宽和节数。

C.点击“2A. Chebyshev”按钮,输入纹波系数,计算 k、q 系数。关于 k、q 系数可阅读参考文献 4(慎入,以防公式过敏导致的口眼歪斜)。

D.输入端阻抗“End Resistance”,点击“4.Match Ends”,软件自动计算两端的并联电容量以匹配到指定阻抗。注意,这里的阻抗不是任意设置的,有一定的约束条件。

E.点击“5.Calculate Coupling”,软件自动计算并联耦合电容。

F.点击“6.Tune the Filter”,软件自动计算串联调谐电容,如果串联调谐电容显示为 99999,则不需要串联调谐。

G.通过菜单 File->Save as..., 将刚才的设计输出存储到一个扩展名为.cir 的文件中。

H.运行 GPLA,通过菜单 File->Open..., 将刚才保存的文件打开。点击“Plot”,软件将画出滤波器的响应曲线,其中红色 S21 为正向传输曲线,蓝色 S11 为输入端口的反射曲线。点击“Click to Review Circuit”可看到滤波器电路的参数,包括端阻抗,并联电容,串联电容等。

XLAD 最高可支持 10 节晶体滤波器,参考文献 4 的配套程序中, x.exe, l.exe 和 gpla.exe 也可以完成上述功能,并且最高能支持 48 节晶体滤波器,但是这 3 个程序是 DOS 下的,操作不方便。如果有兴趣可参阅参考文献 8 和参考文献 9 的设计过程。

3. AADE 方法

提到滤波器设计不能不说 AADE Filter Design 这个软件,该软件可在参考文件 12 所列地址下载。AADE Filter Design 支持的滤波器种类非常多,使用也很方便,不仅可以设计而且可对设计结果进行仿真。就梯形晶体滤波器设计而言,我认为 AADE 设计方法相比 W7ZOI 方法仍有不足,主要是阻抗匹配需要另外增加 LC 器件,对晶体频率差异的调整不方便。

五. 设计实例

因为 W7ZOI 方法的功能最强,使用最复杂,我以该方法为例,介绍一个滤波器的设计实例。这个滤波器是频率 9MHz, 6 节, 0.5dB 纹波切比雪夫型,带宽为 2.4KHz,端阻抗 500 欧姆。测量出来的晶体参数如下:

串联谐振频率 $f_3=8.9973\text{MHz}$

等效串联电容 $C_m=22.406\text{fF}$

等效串联电感 $L_m=13.96534\text{mH}$

等效串联电阻 $R_m=9.868\ \Omega$

等效并联电容 $C_0=4.823\text{pF}$

Q 值为 79687

按照上面所说的方法,在 XLAD 中设计滤波器,界面如图 4:

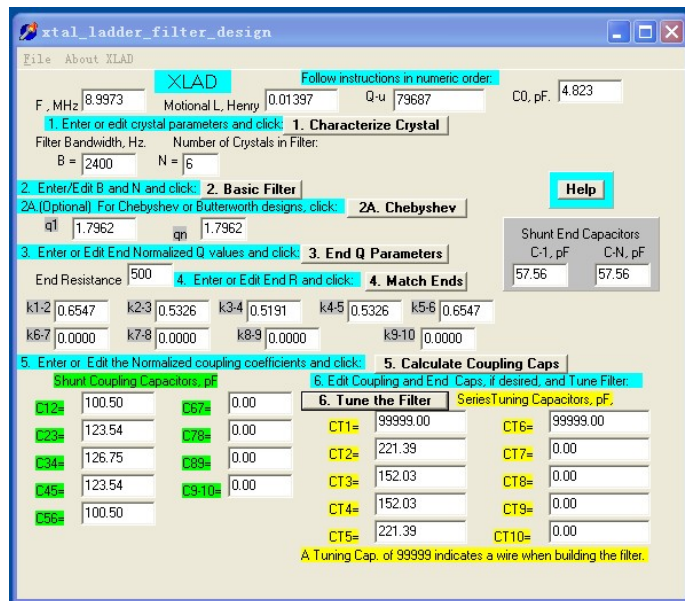


图 4：用 XLAD 进行滤波器设计实例

按上面的方法在 GPLA 中对刚才的设计进行仿真，结果如图 5 所示：

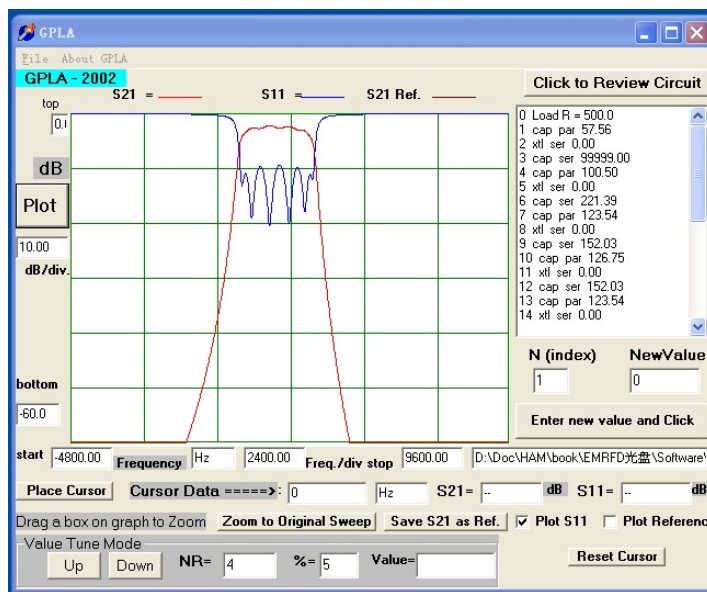


图 5：用 GPLA 进行滤波器仿真

为了解释并联耦合电容和串联调谐电容的用法，该滤波器的电路图如图 6 所示：

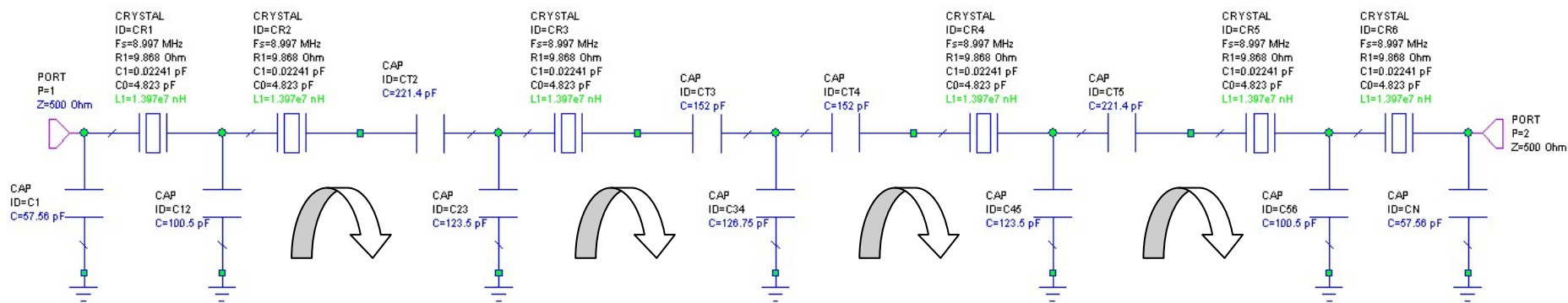


图 6: XLAD 设计的滤波器电路实例

六. 深入理解

下面再来谈一些深入的话题，在 DIY 过程中，这些内容有现实意义。

1. mesh tuning

在上面谈到了 G3JIR 的设计方法有个缺点是滤波器中各晶体要求串联谐振频率一致，在上面介绍的 W7ZOI 方法中看到各晶体的串联谐振频率也是一致的。而在实际制作过程中经常遇到手头的晶体串联谐振频率差异较大的情况。幸运的是，W7ZOI 也给我们提供了解决方案。

如图 6 中弧形箭头所示，我们可以看到[C12,CR2,CT2,C23], [C23,CR3,CT3,C34], [C34,CT4,CR4,C45], [C45,CT5,CR5,C56]组成了 4 个晶体滤波器的片段，这样一个片段称为 mesh(在剑桥国际英语字典中 mesh 的中文解释是网孔、网，这样翻译感觉放在这里感觉不妥，下面全部都称 mesh)。那么[C1,CR1,C12]和[C56,CR6,CN]是不是 mesh 呢，也是的，但需要进行以下变换，这个下面会介绍。一个 mesh 两端是并联耦合电容，中间是一个晶体外加一个串联调谐电容(这个电容也可以没有，比如 Cohn 晶体滤波器中就没有串联调谐电容)。

按照滤波器理论，每个 mesh 的谐振频率应该是一样的(见参考文献 8)。在图 6 中，单独看每个 mesh，三个电容和晶体都是串联关系，我们会发现这三个电容串联后的电容量是相同的，按照公式 $C=1/(1/C1+1/C2+1/C3)$ 计算，串联电容都是 44.3pF。这三个电容与晶体串联后，提高了晶体的串联谐振频率，按照公式 $f=1/(2\pi\sqrt{LC})$ 计算(其中 L 用晶体的等效串联电感量 L_m ，C 用 44.3pF 串联晶体的等效串联电容量 C_m)，晶体串联谐振频率提高到了 8.999574MHz。如果晶体的等效并联电容 C_0 为 0，则这个频率就是晶体滤波器的中心频率，正是因为有了 C_0 ，mesh 的谐振频率要低于这个频率，晶体滤波器的中心频率也低于这个频率。

假设图六中 CR3 的串联谐振频率比其它晶体低 3.3KHz(选取这个值只是为了模拟的需要，让参数看起来不同，否则都被画电路图的软件给四舍五入了。如果你手头的晶体串联谐振频率差这么大，那我建议你把这些晶体扔了)，这个晶体的等效串联电感 L_m 为 13.97559mH。新电路如图 8 所示：

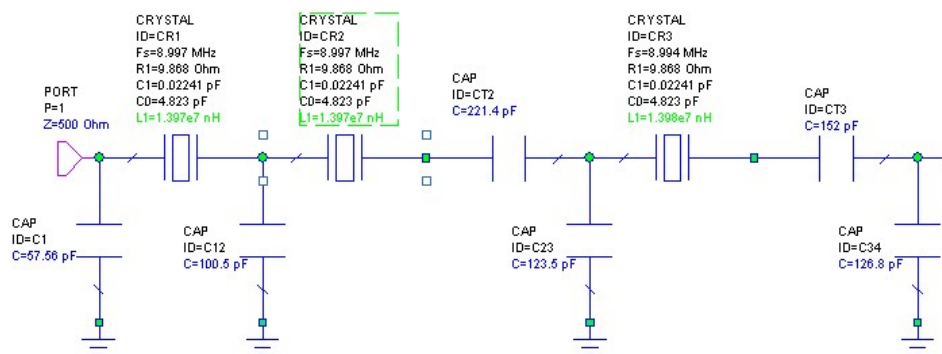


图 8：在图 6 的电路中将 CR3 串联谐振频率降低 3.3KHz 后的新图

图 6 滤波器电路的仿真曲线是很漂亮的，见图 9A。图 8 滤波器电路的就很糟糕了，见图 9B。为了使 CR3 所在的 mesh 的串联谐振频率和其它 mesh 一致，可以通过调整 mesh 中串联谐振电容的方法调整 mesh 的串联谐振频率。参考文献 3 的配套软件中提供了名为 finetune 的软件就可以完成这个功能。使用 finetune 进行计算的步骤是：

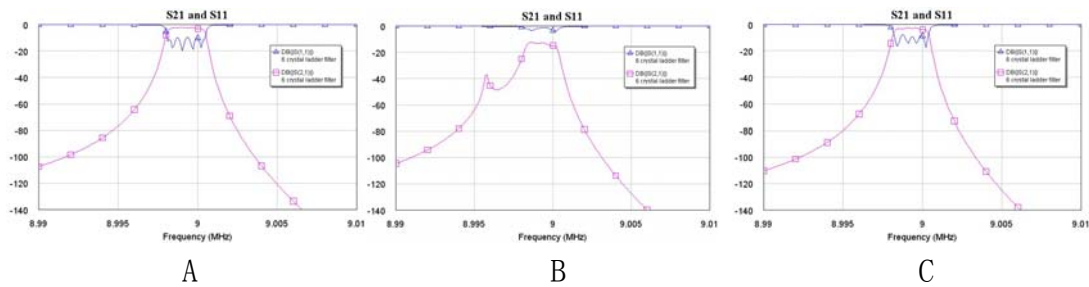


图 9 : mesh tuning 示例

A.运行 finetune，输入标准的晶体串联谐振频率、等效串联电感 L_m 、等效并联电容 C_0 以及 mesh 中的三个电容。注意 “Relative Crystal F with respect to ideal, Hz” 中输入 0。点击 Calculate 按钮，Mesh Frequency 中显示该 mesh 相对于标准频率的偏移，将该值复制到 target 中。Target 仅用于记录目的。见图 10A。

B.将这个频率有偏差晶体的 L_m 和频率偏差输入 finetune，其中频率偏差输入 “Relative Crystal F with respect to ideal, Hz”，点击 Calculate 按钮，这时 Mesh Frequency 中也会显示相对于标准频率的频率偏移，这个值和 target 中记录的值有一定差异。通过点击加减按钮或直接输入串联调谐电容 C-TUNE 的值，使 Mesh Frequency 中的值尽量接近 Target 中记录的值。这时 C-TUNE 中的值就是新的串联调谐电容的电容量，18.04pF。结果见图 10B。

修改图 8 中 CT3 的电容为 18.04pF 后，仿真结果见图 9C，相当好。要说明的是，这个例子中晶体频率的偏差很大，使 CT3 变得很小，CT3 微小的变化以及电路寄生参数的影响都会导致滤波器性能的恶化。

从上面 mesh tuning 的说明来看，finetune 不仅可用于解决晶体频率个体差异的问题，也可用于微调滤波器中心频率

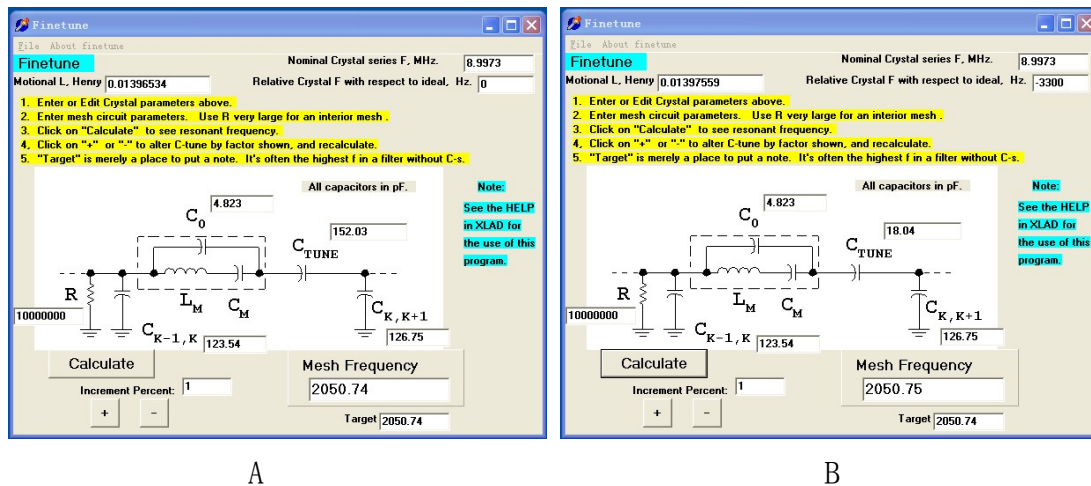


图 10: finetune 示例

刚才提出了一个问题还没有解答：图 6 中的 $[C_1, CR_1, C_{12}]$ 和 $[C_{56}, CR_6, C_N]$ 是不是 mesh 呢？答案是肯定的，但需要进行一次电路的等效变换，图 11 是以图 6 中 $[C_1, CR_1, C_{12}]$ 为例进行等效变换的示意图。该变换可使用下列公式：

$$C_s = \frac{1}{R_o^2 + \omega^2 C_1^2} \omega^2 C_1$$

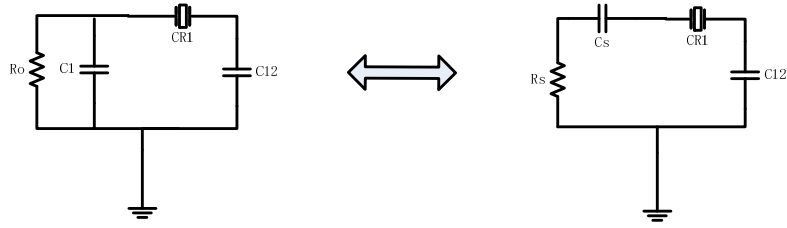


图 11: mesh 等效变换

经过变换后, $[C_s, C_{R1}, C_{12}]$ 具有与其它 mesh 相同的形式, 通过计算可得 $C_s=79.3\text{pF}$, 这样 C_s 串联 C_{12} 后也是 44.3pF , 这个 mesh 和其它 mesh 的串联谐振频率也完全相同。关于这种变换可参见参考资料 3, 参考资料 5、参考资料 8。

2. C_0

在晶体的测量中提到了 C_0 对梯形晶体滤波器是有害的, C_0 到底会带来哪些问题呢? 现在来看看图 11。该图中以 “ \square ” 标识的曲线是图 6 电路($C_0=4.823$)的传递曲线, 以 “ \diamond ” 标识的曲线是图六电路中将 C_0 设置为 0 后的曲线。从这张图可以得出这样结论: C_0 使滤波器带宽变窄, 中心频率下降, 对称性变差。具体推导参见参考文献 10。W7ZOI 在该文中指出 C_0 对宽带滤波器的影响要大于窄带滤波器, C_0 还会加大群延迟。为了解决上述问题, 可在晶体上并联电感, 使 C_0 和电感在滤波器中心频率附近并联谐振, 以抵消 C_0 的影响, 但这种方法会导致阻带性能下降 (参见参考文献 3)。

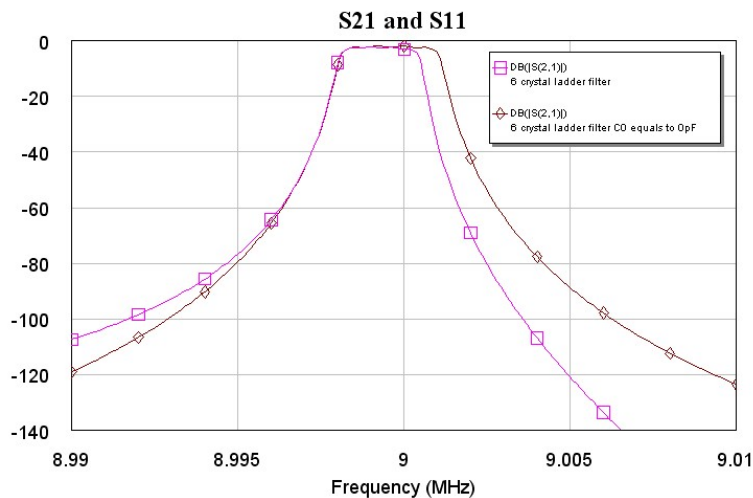


图 11: C_0 对滤波器的影响

参考文献

1. Crystal Motional Parameters – A Comparison of Measurement Approaches
Jack R. Smith, K8ZOA
2. Quartz Crystal Parameter Measurement, QEX, Jan/Feb 2002
J.A. Hardcastle, G3JIR
3. Experimental Methods in RF Design
Wes Hayward, W7ZOI
4. Introduction to Radio Frequency Design
Wes Hayward, W7ZOI
5. http://www.cliftonlaboratories.com/cohn_crystal_filter.htm

6. Ladder Crystal Filter Design, QST, November 1980
J.A. Hardcastle, G3JIR
7. <http://www.giangrandi.ch/electronics/crystalfilters/xtalfilters.shtml>
8. A Unified Approach to the Design of Crystal Ladder Filters, QST, May 1982
Wes Hayward, W7ZOI
9. Designing and Building High-Performance Crystal Ladder Filters, QST, January 1995
Jacob Makhinson, N6NWP
10. Refinements in Crystal Ladder Filter Design, QEX, June 1995
Wes Hayward, W7ZOI
11. Designing the Z90's Gaussian Crystal Filter, QEX, May/June 2007
Jack Smith, K8ZOA
12. <http://www.aade.com/filter32/download.htm>